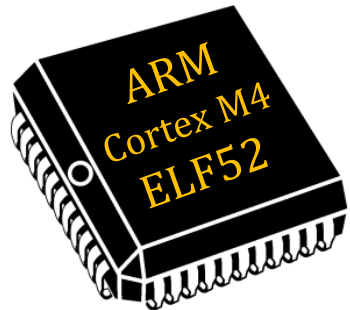


# Microcontroladores: (LT36D)

## Prof: DaLuz



- Capítulo 2

- Capítulo 3

- Capítulo 4

- Capítulo 5

- Capítulo 6

- Capítulo 7

# CAPÍTULO 2

## Representação de informação:

Um Símbolo	O outro Símbolo
1	0
Verdadeiro	Falso
Alto	Baixo
5 volts	0 volts
Ligado	Desligado
Sim	Não
Maçã	Banana



- Capítulo 2

- Capítulo 3

- Capítulo 4

- Capítulo 5

- Capítulo 6

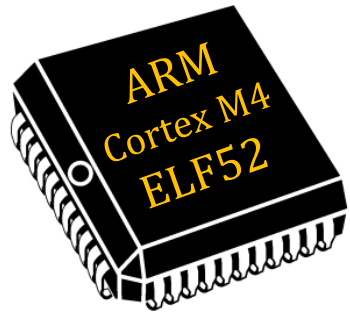
- Capítulo 7

# CAPÍTULO 2

## Sistemas Numéricos:

Sistema	Base	Símbolos	Entendimento Humano	Entendimento <i>HW</i>
Binário	2	0,1	Com dificuldade	Sim
Octal	8	0,1,2,3,4,5,6,7	Com dificuldade	Baixo
Decimal	10	0,1,2,3,4,5,6,7,8,9	Sim	Baixo
Hexadecimal	16	0,1,2,3,4,5,6,7,8,9,A,B,C,D,E,F	Com dificuldade	Sim

- Dígitto menos significativo (lsd – *Least significant digit*)
- Dígitto mais significativo (msd – *Most significant digit*)



- Capítulo 2

- Capítulo 3

- Capítulo 4

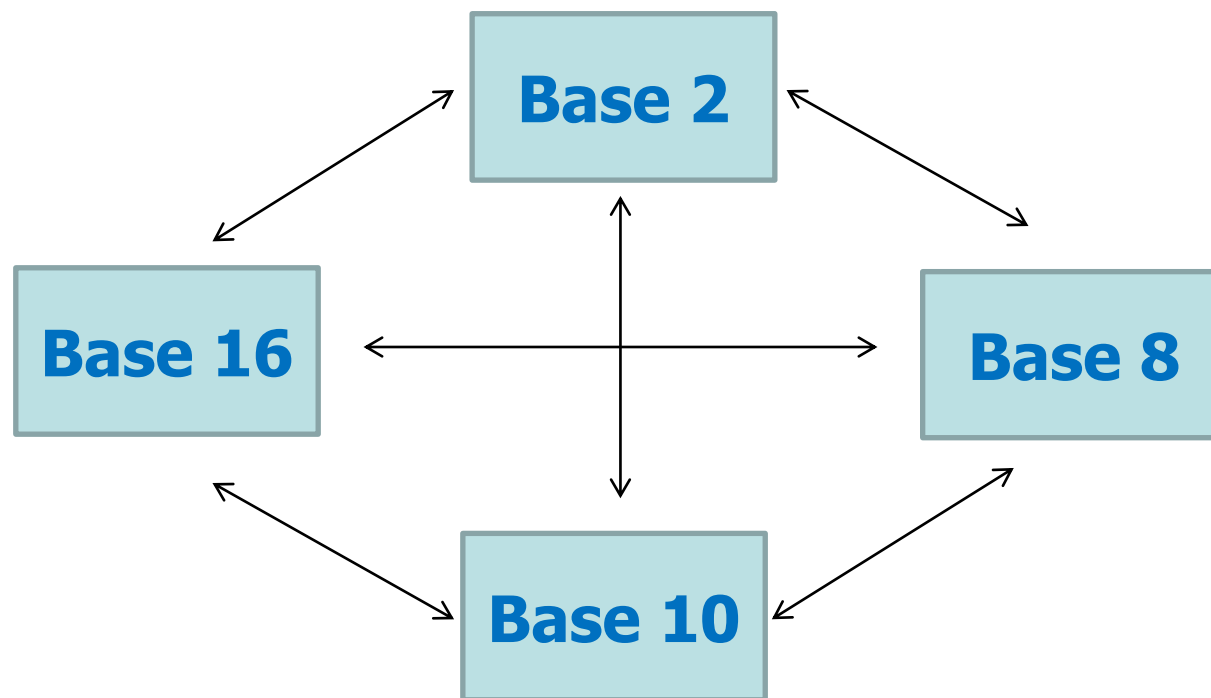
- Capítulo 5

- Capítulo 6

- Capítulo 7

# CAPÍTULO 2

## Conversão entre bases:





# CAPÍTULO 2

## Conversão entre bases:



- Capítulo 2

- Capítulo 3

- Capítulo 4

- Capítulo 5

- Capítulo 6

- Capítulo 7

Dígito Octal	Dígito Binário
0	000
1	001
2	010
3	011
4	100
5	101
6	110
7	111



# CAPÍTULO 2

## Bytes Kilobytes:



- Capítulo 2
- Capítulo 3
- Capítulo 4
- Capítulo 5
- Capítulo 6
- Capítulo 7

**Nibble**

**Byte**

**Word**

**Long – Word**

**Kilo**



**4 bits**

**8 bits**

**16 bits**

**32 bits**

**$2^{10} = 1024$**



- Capítulo 2

- Capítulo 3

- Capítulo 4

- Capítulo 5

- Capítulo 6

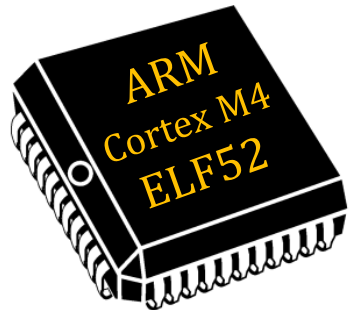
- Capítulo 7

# CAPÍTULO 2

## Complementos de 1 e 2:

Número Binário: 1 0 1 1 1 0 0  
Complemento de 1: 0 1 0 0 0 1 1

Complemento de 1: 0 1 0 0 0 1 1  
Somar 1: + 1  
Complemento de 2 : 0 1 0 0 1 0 0



- Capítulo 2

- Capítulo 3

- Capítulo 4

- Capítulo 5

- Capítulo 6

- Capítulo 7

## CAPÍTULO 2

### Números Sinalizados *Sign-Magnitude*:

**+5:**      0 0 0 0 0 1 0 1

Bit sinal positivo

Magnitude

**-5:**      1 0 0 0 0 1 0 1

Bit sinal negativo

Magnitude

Para representar  
***N*** bits:

Temos a faixa:  
 $-(2^{n-1}-1), +(2^{n-1}-1)$





- Capítulo 2

- Capítulo 3

- Capítulo 4

- Capítulo 5

- Capítulo 6

- Capítulo 7

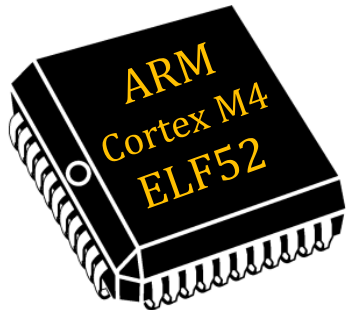
# CAPÍTULO 2

## Números Reais:

1 0 0 1 0, 1 0 1 1 0 1

1	$\times 2^{-6} =$	0,015625
0	$\times 2^{-5} =$	0,000000
0	$\times 2^{-4} =$	0,065000
1	$\times 2^{-3} =$	0,125000
0	$\times 2^{-2} =$	0,000000
1	$\times 2^{-1} =$	0,500000
0	$\times 2^0 =$	0,000000
1	$\times 2^{+1} =$	2,000000
0	$\times 2^{+2} =$	0,000000
0	$\times 2^{+3} =$	0,000000
1	$\times 2^{+4} =$	16,000000

**18,703125**



- Capítulo 2

- Capítulo 3

- Capítulo 4

- Capítulo 5

- Capítulo 6

- Capítulo 7

# CAPÍTULO 2

## Números com Pontos Flutuantes:

$F \times B^E$

F: Fração ou Mantissa

B: Base

E: Expoente

Existem numerosos formatos de ponto flutuante em uso. O mais comum corresponde à fração normalizada com notação *excess-n*

Número: 2,40625

0 0 1 0 0 1 1 0 1 0 1 1

Bit de sinal

Mantissa de 8 bits

3 bits de expoente

\* Ponto decimal implícito

$$= + 0,01001101 \times 2^{011}$$

$$= + 0,01001101 \times 2^3$$

$$= + 0010,01101$$

$$= + 2 + 0,25 + 0,125 + 0,03125$$

$$= + 2,40625$$



# CAPÍTULO 2

## Código Binário Decimal:

BCD	DECIMAL
0000	0
0001	1
0010	2
0011	3
0100	4
0101	5
0110	6
0111	7
1000	8
1001	9



- Capítulo 2

- Capítulo 3

- Capítulo 4

- Capítulo 5

- Capítulo 6

- Capítulo 7



# CAPÍTULO 2

## Código ASCII:

*American Standard Coded for Information Interchange (7bits long fix code)*

Char	Dec	Oct	Hex	Char	Dec	Oct	Hex	Char	Dec	Oct	Hex	Char	Dec	Oct	Hex
(nul)	0	0000	0x00	(sp)	32	0040	0x20	@	64	0100	0x40	`	96	0140	0x60
(soh)	1	0001	0x01	!	33	0041	0x21	A	65	0101	0x41	a	97	0141	0x61
(stx)	2	0002	0x02	"	34	0042	0x22	B	66	0102	0x42	b	98	0142	0x62
(etx)	3	0003	0x03	#	35	0043	0x23	C	67	0103	0x43	c	99	0143	0x63
(eot)	4	0004	0x04	\$	36	0044	0x24	D	68	0104	0x44	d	100	0144	0x64
(enq)	5	0005	0x05	%	37	0045	0x25	E	69	0105	0x45	e	101	0145	0x65
(ack)	6	0006	0x06	&	38	0046	0x26	F	70	0106	0x46	f	102	0146	0x66
(bel)	7	0007	0x07	'	39	0047	0x27	G	71	0107	0x47	g	103	0147	0x67
(bs)	8	0010	0x08	(	40	0050	0x28	H	72	0110	0x48	h	104	0150	0x68
(ht)	9	0011	0x09	)	41	0051	0x29	I	73	0111	0x49	i	105	0151	0x69
(nl)	10	0012	0x0a	*	42	0052	0x2a	J	74	0112	0x4a	j	106	0152	0x6a
(vt)	11	0013	0x0b	+	43	0053	0x2b	K	75	0113	0x4b	k	107	0153	0x6b
(np)	12	0014	0x0c	,	44	0054	0x2c	L	76	0114	0x4c	l	108	0154	0x6c
(cr)	13	0015	0x0d	-	45	0055	0x2d	M	77	0115	0x4d	m	109	0155	0x6d
(so)	14	0016	0x0e	.	46	0056	0x2e	N	78	0116	0x4e	n	110	0156	0x6e
(si)	15	0017	0x0f	/	47	0057	0x2f	O	79	0117	0x4f	o	111	0157	0x6f
(dle)	16	0020	0x10	0	48	0060	0x30	P	80	0120	0x50	p	112	0160	0x70
(dc1)	17	0021	0x11	1	49	0061	0x31	Q	81	0121	0x51	q	113	0161	0x71
(dc2)	18	0022	0x12	2	50	0062	0x32	R	82	0122	0x52	r	114	0162	0x72
(dc3)	19	0023	0x13	3	51	0063	0x33	S	83	0123	0x53	s	115	0163	0x73
(dc4)	20	0024	0x14	4	52	0064	0x34	T	84	0124	0x54	t	116	0164	0x74
(nak)	21	0025	0x15	5	53	0065	0x35	U	85	0125	0x55	u	117	0165	0x75
(syn)	22	0026	0x16	6	54	0066	0x36	V	86	0126	0x56	v	118	0166	0x76
(etb)	23	0027	0x17	7	55	0067	0x37	W	87	0127	0x57	w	119	0167	0x77
(can)	24	0030	0x18	8	56	0070	0x38	X	88	0130	0x58	x	120	0170	0x78
(em)	25	0031	0x19	9	57	0071	0x39	Y	89	0131	0x59	y	121	0171	0x79
(sub)	26	0032	0x1a	:	58	0072	0x3a	Z	90	0132	0x5a	z	122	0172	0x7a
(esc)	27	0033	0x1b	;	59	0073	0x3b	[	91	0133	0x5b	{	123	0173	0x7b
(fs)	28	0034	0x1c	<	60	0074	0x3c	\	92	0134	0x5c		124	0174	0x7c
(gs)	29	0035	0x1d	=	61	0075	0x3d	]	93	0135	0x5d	}	125	0175	0x7d
(rs)	30	0036	0x1e	>	62	0076	0x3e	^	94	0136	0x5e	~	126	0176	0x7e
(us)	31	0037	0x1f	?	63	0077	0x3f	_	95	0137	0x5f	(del)	127	0177	0x7f

- Capítulo 2

- Capítulo 3

- Capítulo 4

- Capítulo 5

- Capítulo 6

- Capítulo 7



# CAPÍTULO 3

## Aritmética Binária:



- Capítulo 2
- **Capítulo 3**
- Capítulo 4
- Capítulo 5
- Capítulo 6
- Capítulo 7

Adição:

$$0 + 0 = 0$$

$$0 + 1 = 1$$

$$1 + 0 = 1$$

$$1 + 1 = 0 \text{ e } \textit{carry}$$

Multiplicação:

$$0 \times 0 = 0$$

$$0 \times 1 = 0$$

$$1 \times 0 = 0$$

$$1 \times 1 = 1$$

Subtração:

$$0 - 0 = 0$$

$$0 - 1 = 1 \text{ e } \textit{borrow}$$

$$1 - 0 = 1$$

$$1 - 1 = 0$$

Divisão:

$$0 \div 0 = ?$$

$$0 \div 1 = 0$$

$$1 \div 0 = ?$$

$$1 \div 1 = 1$$

\*Algoritmo




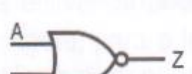
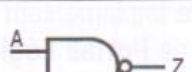
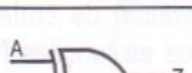
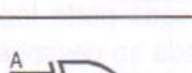


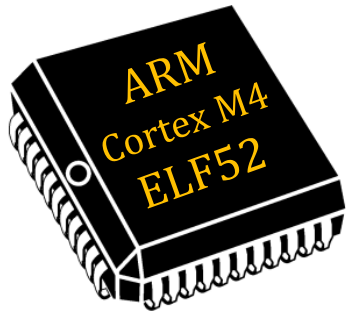
# CAPÍTULO 4

## Portas Básicas:



- Capítulo 2
- Capítulo 3
- **Capítulo 4**
- Capítulo 5
- Capítulo 6
- Capítulo 7

Operação	Símbolo	TTL	Equação	Tabela-verdade															
Inversora ou NOT		74LS04	$Z = \bar{A}$	<table><tr><th>A</th><th>Z</th></tr><tr><td>0</td><td>1</td></tr><tr><td>1</td><td>0</td></tr></table>	A	Z	0	1	1	0									
A	Z																		
0	1																		
1	0																		
OR		74LS32	$Z = A + B$ $Z = A \vee B$	<table><tr><th>A</th><th>B</th><th>Z</th></tr><tr><td>0</td><td>0</td><td>0</td></tr><tr><td>0</td><td>1</td><td>1</td></tr><tr><td>1</td><td>0</td><td>1</td></tr><tr><td>1</td><td>1</td><td>1</td></tr></table>	A	B	Z	0	0	0	0	1	1	1	0	1	1	1	1
A	B	Z																	
0	0	0																	
0	1	1																	
1	0	1																	
1	1	1																	
AND		74LS08	$Z = A \cdot B$ $Z = A \wedge B$	<table><tr><th>A</th><th>B</th><th>Z</th></tr><tr><td>0</td><td>0</td><td>0</td></tr><tr><td>0</td><td>1</td><td>0</td></tr><tr><td>1</td><td>0</td><td>0</td></tr><tr><td>1</td><td>1</td><td>1</td></tr></table>	A	B	Z	0	0	0	0	1	0	1	0	0	1	1	1
A	B	Z																	
0	0	0																	
0	1	0																	
1	0	0																	
1	1	1																	
NOR		74LS02	$Z = \overline{A + B}$ $Z = \overline{A \vee B}$	<table><tr><th>A</th><th>B</th><th>Z</th></tr><tr><td>0</td><td>0</td><td>1</td></tr><tr><td>0</td><td>1</td><td>0</td></tr><tr><td>1</td><td>0</td><td>0</td></tr><tr><td>1</td><td>1</td><td>0</td></tr></table>	A	B	Z	0	0	1	0	1	0	1	0	0	1	1	0
A	B	Z																	
0	0	1																	
0	1	0																	
1	0	0																	
1	1	0																	
NAND		74LS00	$Z = \overline{A \cdot B}$ $Z = \overline{A \wedge B}$	<table><tr><th>A</th><th>B</th><th>Z</th></tr><tr><td>0</td><td>0</td><td>1</td></tr><tr><td>0</td><td>1</td><td>1</td></tr><tr><td>1</td><td>0</td><td>1</td></tr><tr><td>1</td><td>1</td><td>0</td></tr></table>	A	B	Z	0	0	1	0	1	1	1	0	1	1	1	0
A	B	Z																	
0	0	1																	
0	1	1																	
1	0	1																	
1	1	0																	
EXOR		74LS86	$Z = A (+) B$ $Z = A \setminus - / B$	<table><tr><th>A</th><th>B</th><th>Z</th></tr><tr><td>0</td><td>0</td><td>0</td></tr><tr><td>0</td><td>1</td><td>1</td></tr><tr><td>1</td><td>0</td><td>1</td></tr><tr><td>1</td><td>1</td><td>0</td></tr></table>	A	B	Z	0	0	0	0	1	1	1	0	1	1	1	0
A	B	Z																	
0	0	0																	
0	1	1																	
1	0	1																	
1	1	0																	
EXNOR		74LS66	$Z = \overline{A (+) B}$ $Z = \overline{A \setminus - / B}$	<table><tr><th>A</th><th>B</th><th>Z</th></tr><tr><td>0</td><td>0</td><td>1</td></tr><tr><td>0</td><td>1</td><td>0</td></tr><tr><td>1</td><td>0</td><td>0</td></tr><tr><td>1</td><td>1</td><td>1</td></tr></table>	A	B	Z	0	0	1	0	1	0	1	0	0	1	1	1
A	B	Z																	
0	0	1																	
0	1	0																	
1	0	0																	
1	1	1																	



# CAPÍTULO 4

## Portas Básicas:



- Capítulo 2
- Capítulo 3
- Capítulo 4
- Capítulo 5
- Capítulo 6
- Capítulo 7

4.3 – Extensão para 3 ou mais portas

4.4 – Portas Exor e Exnor

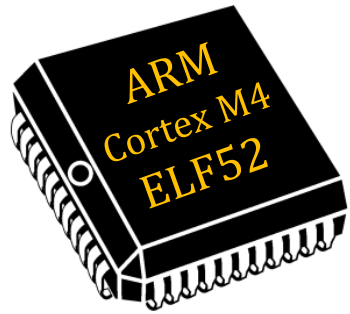
4.5 – Transformações DeMorgan

4.6 – Versatilidade das Portas Nand e Nor

4.7 – Identidades Booleanas

4.8 – Manipulação Algébrica

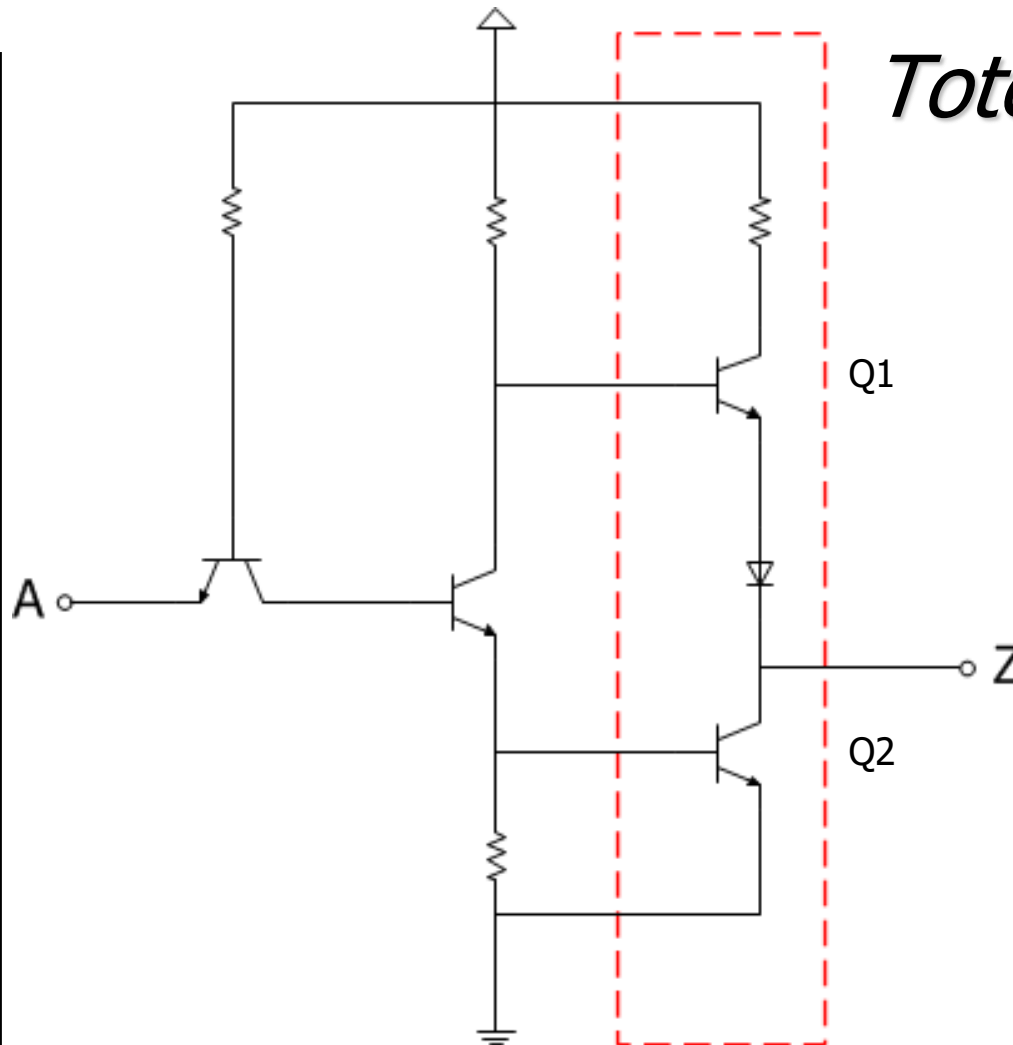
4.9 – Timings



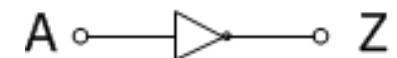
- Capítulo 2
- Capítulo 3
- **Capítulo 4**
- Capítulo 5
- Capítulo 6
- Capítulo 7

# CAPÍTULO 4

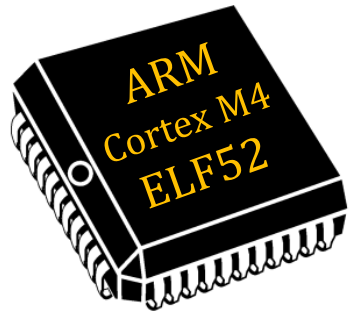
## *Totem-Pole*



TTL (7404)



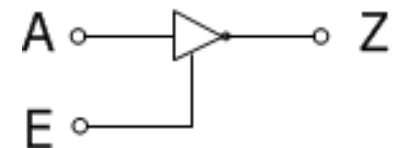
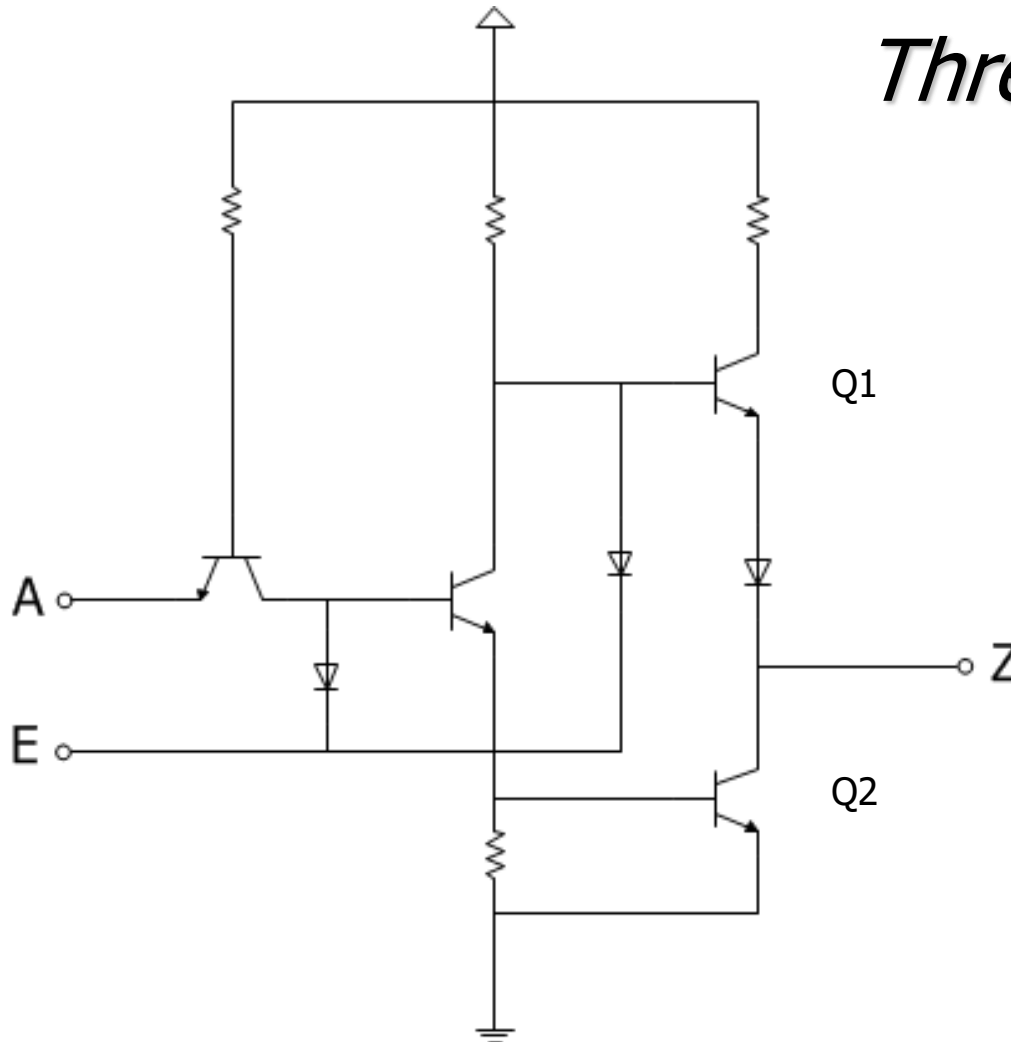


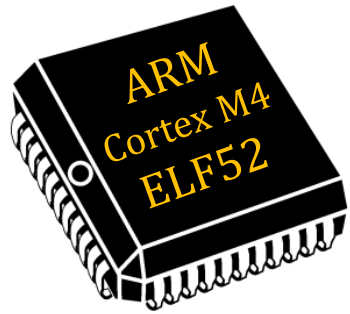


- Capítulo 2
- Capítulo 3
- **Capítulo 4**
- Capítulo 5
- Capítulo 6
- Capítulo 7

# CAPÍTULO 4

## *Three-State*

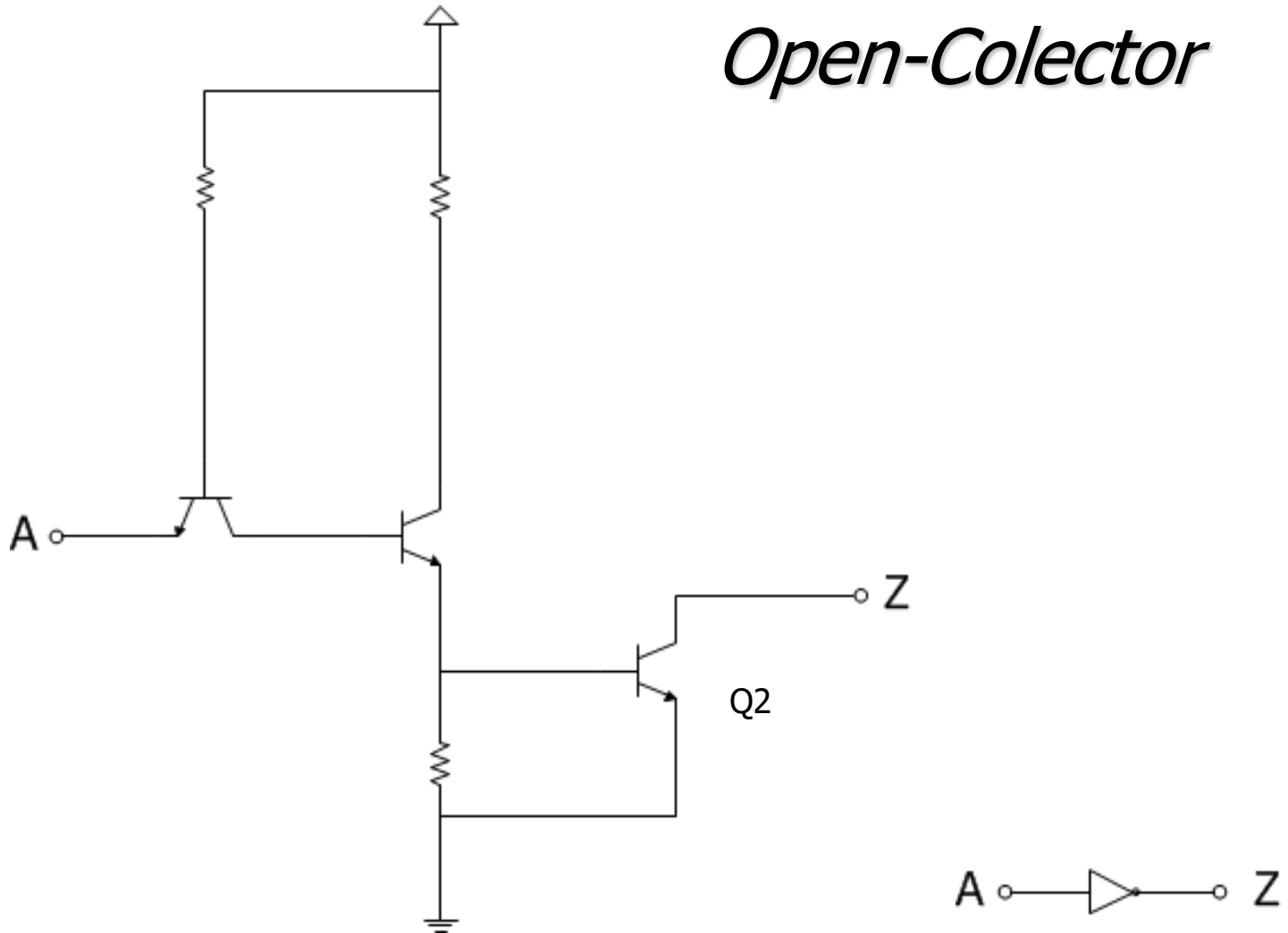




- Capítulo 2
- Capítulo 3
- **Capítulo 4**
- Capítulo 5
- Capítulo 6
- Capítulo 7

# CAPÍTULO 4

## *Open-Collector*





- Capítulo 2
- Capítulo 3
- Capítulo 4
- **Capítulo 5**
- Capítulo 6
- Capítulo 7

# CAPÍTULO 5

## Lógica Combinacional:

5.1 – *Half Adder*  
(Meio Somador)

ULA (Unidade Lógica  
e Aritmética)

5.2 – *Full Adder*  
(Som. Completo)

5.5 – Decodificadores

5.3 – Somador de 4 bits

5.4 – Somador /  
Subtrator 4 bits



# CAPÍTULO 6

## Lógica Sequencial:

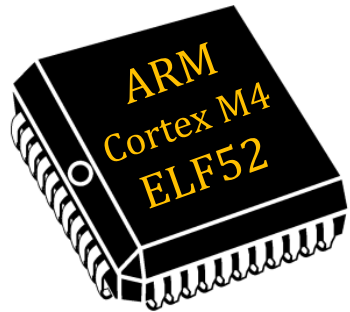
6.1 – *Flip Flops*

6.2 – Registradores  
*Latch 's*

\* Fator: realimentação  
Fator: "Efeito Memória"



- Capítulo 2
- Capítulo 3
- Capítulo 4
- Capítulo 5
- **Capítulo 6**
- Capítulo 7

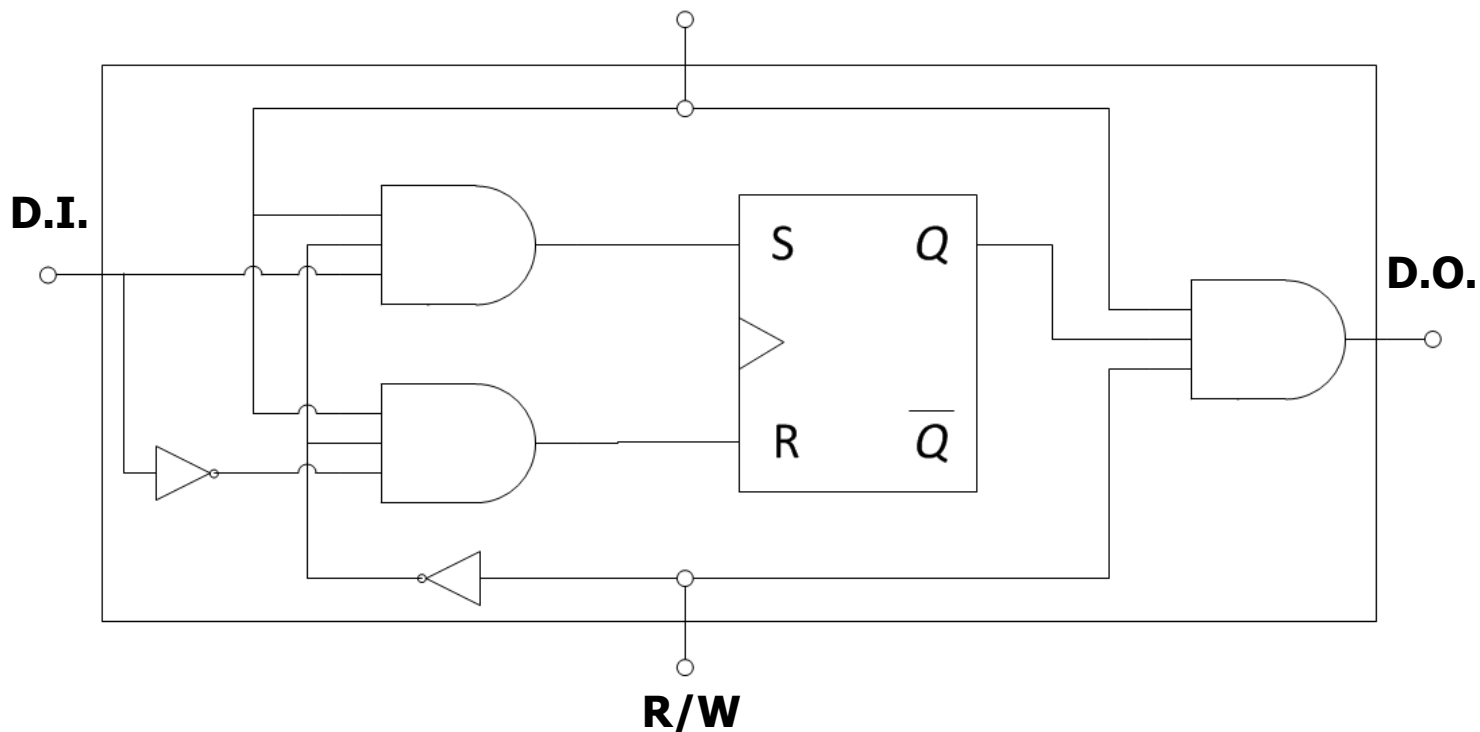


- Capítulo 2
- Capítulo 3
- Capítulo 4
- Capítulo 5
- Capítulo 6
- **Capítulo 7**

# CAPÍTULO 7

## Dispositivos de Memória Semicondutora

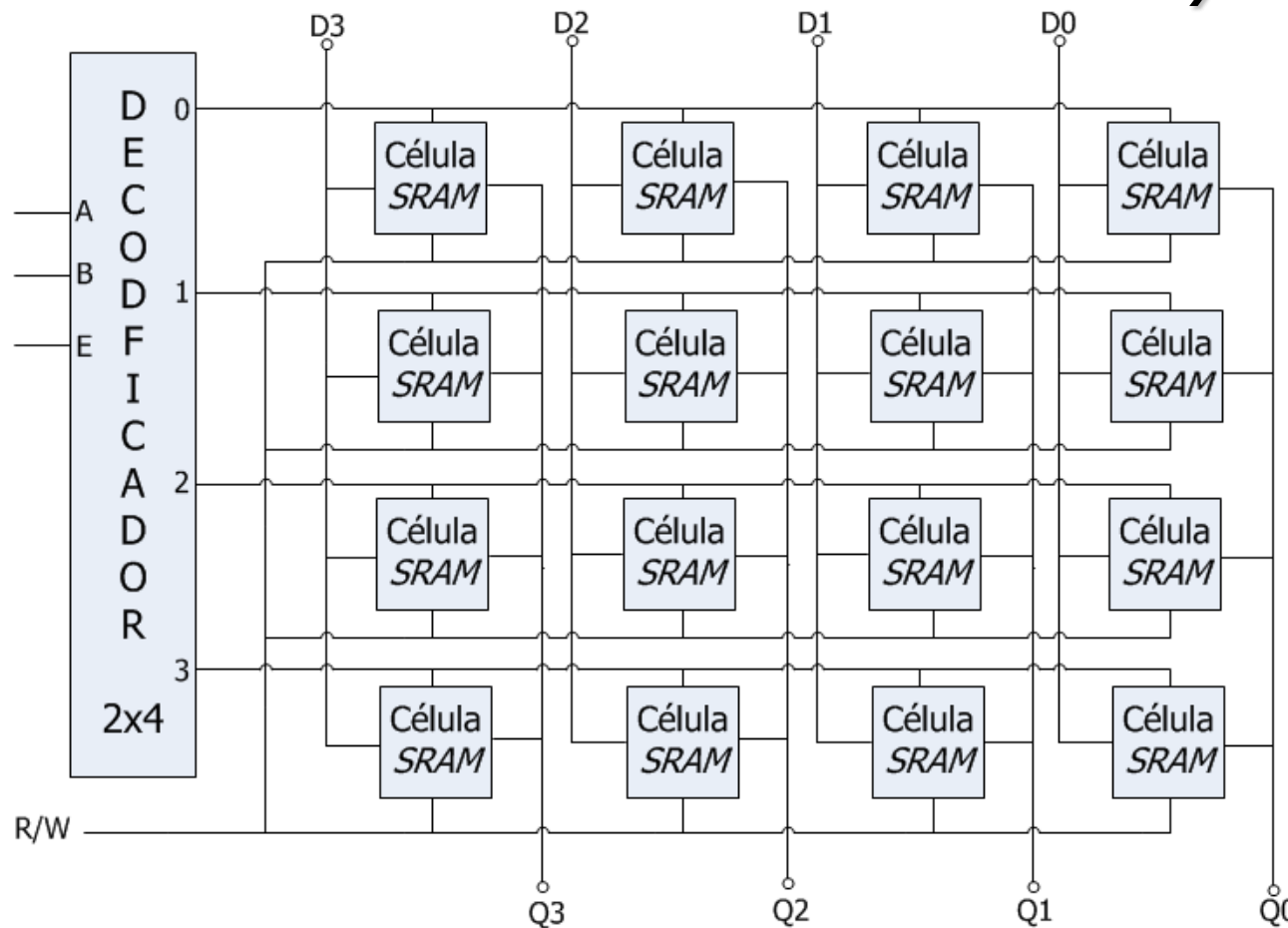
*Row Select*



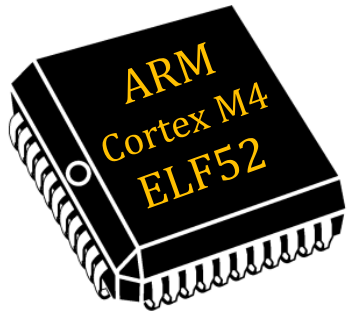


# CAPÍTULO 7

## *RAM – Random Access Memory*



- Capítulo 2
- Capítulo 3
- Capítulo 4
- Capítulo 5
- Capítulo 6
- **Capítulo 7**



# CAPÍTULO 7

## *ROM – Read Only Memory*

*ROM / FROM (fuse)*

*Flash – EEPROM  
+ Rápida*

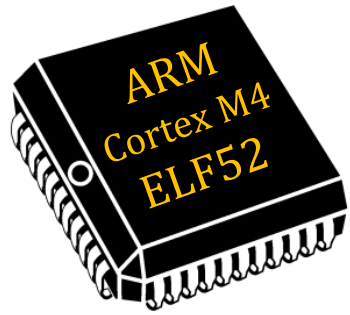
*PROM (programmable)*

*EPROM (Erasable)*

*EEPROM (Eletrically  
Erasable)*



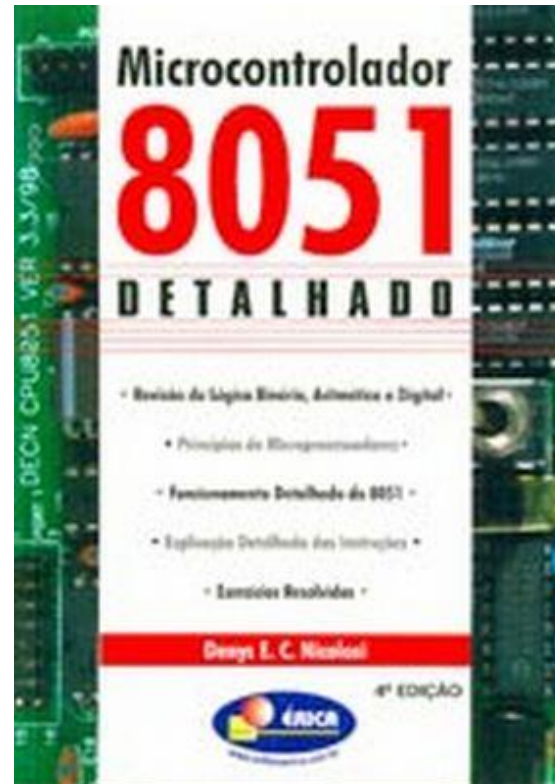
- Capítulo 2
- Capítulo 3
- Capítulo 4
- Capítulo 5
- Capítulo 6
- **Capítulo 7**



# CAPÍTULO 2 ao 7 – Parte 1



- Capítulo 2
- Capítulo 3
- Capítulo 4
- Capítulo 5
- Capítulo 6
- Capítulo 7



*NICOLOSI, Denys Emílio Campion. Microcontrolador 8051 detalhado. 8. ed. São Paulo: Érica, 2007. 227 p. ISBN 9788571947214.*