

Sistemas Microcontrolados

Revisão de Circuitos Digitais

Prof. Guilherme Peron

Famílias Lógicas

- Conjunto de circuitos integrados implementados para cobrir um determinado grupo de funções lógicas que possuem características de fabricação e elétricas similares.
- As primeiras lógicas diferiam entre si essencialmente pelos respectivos circuitos integrados serem construídos com base em:
 - Transistores bipolares (**TTL** – Transistor-Transistor Logic)
 - **CMOS** (Complementary Metal-Oxide-Semiconductor)

Circuitos Digitais

- Circuitos combinacionais
 - Decodificador e Codificador
 - Transcodificador ou Conversor de Código
 - Multiplexador e Demultiplexador
 - Somador
 - Comparador
- Circuitos sequenciais
 - Flip-flop
 - Registrador
 - Memória

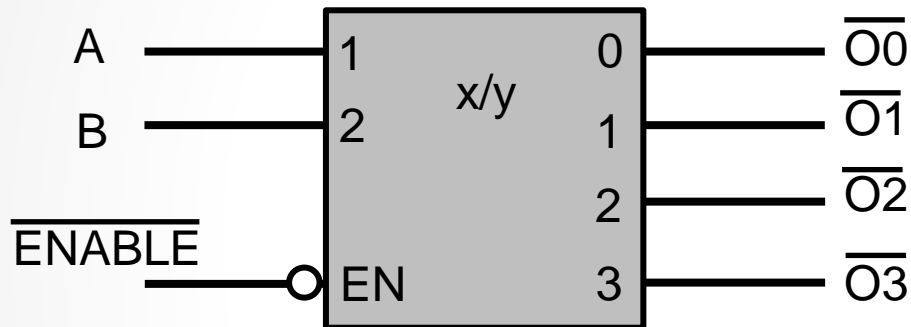
Circuitos Combinacionais

Decodificador

- Recebe **um conjunto de entradas** que representa um número binário e **ativa apenas a saída** que corresponde ao número recebido.
- É **imprescindível** para selecionar dispositivos (E/S ou memórias) que compartilham os mesmos recursos (barramentos e *ports*)

Decodificador

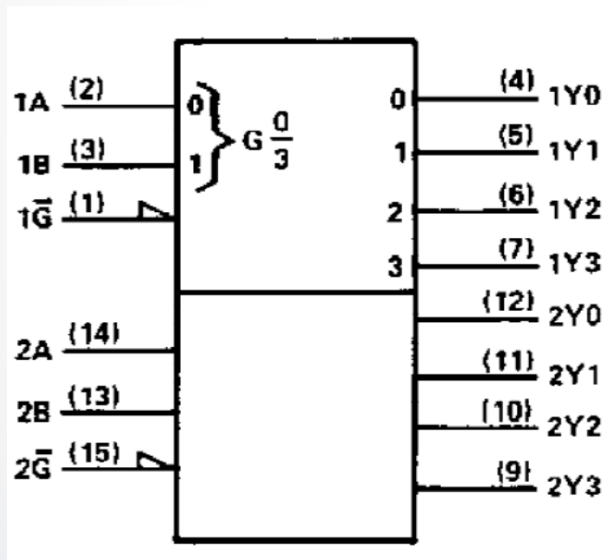
- Decodificador 2x4 (Ativo em baixa)



\overline{EN}	B	A	$\overline{O3}$	$\overline{O2}$	$\overline{O1}$	$\overline{O0}$
1	X	X	1	1	1	1
0	0	0	1	1	1	0
0	0	1	1	1	0	1
0	1	0	1	0	1	1
0	1	1	0	1	1	1

Decodificador

- Decodificador/Demux 74xx139
 - Ativo em baixa
 - Dual 2x4
 - 1 pino de controle (\overline{G})

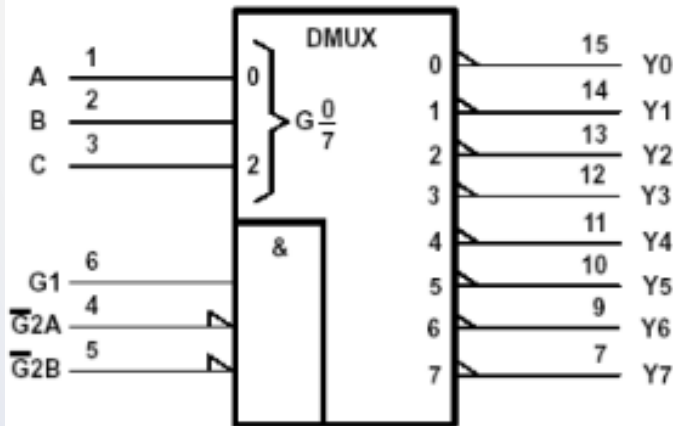


INPUTS			OUTPUTS			
ENABLE \overline{G}	SELECT					
	B	A	Y0	Y1	Y2	Y3
H	X	X	H	H	H	H
L	L	L	L	H	H	H
L	L	H	H	L	H	H
L	H	L	H	H	L	H
L	H	H	H	H	H	L

H = high level, L = low level, X = irrelevant

Decodificador

- Decodificador/Demux 74xx138
 - Ativo em baixa
 - 3x8
 - 3 pinos de controle, (G1, \G2A, \G2B)



INPUTS						OUTPUTS							
ENABLE			SELECT										
G1	G2A	G2B	C	B	A	Y0	Y1	Y2	Y3	Y4	Y5	Y6	Y7
X	H	X	X	X	X	H	H	H	H	H	H	H	H
X	X	H	X	X	X	H	H	H	H	H	H	H	H
L	X	X	X	X	X	H	H	H	H	H	H	H	H
H	L	L	L	L	L	L	H	H	H	H	H	H	H
H	L	L	L	L	H	H	L	H	H	H	H	H	H
H	L	L	L	H	L	H	H	L	H	H	H	H	H
H	L	L	L	H	H	H	H	L	H	H	H	H	H
H	L	L	H	L	L	H	H	H	H	H	L	H	H
H	L	L	H	H	L	H	H	H	H	H	H	L	H
H	L	L	H	H	H	H	H	H	H	H	H	H	L

Codificador

- Tem um certo **número de linhas de entrada**, em que **somente uma é ativada** por vez, e produz **um código de saída**
 - Oposto do decodificador;
- Fornece na saída o número binário correspondente à entrada ativada. Somente uma entrada pode estar ativa ou deve-se ter um **codificador com prioridade**

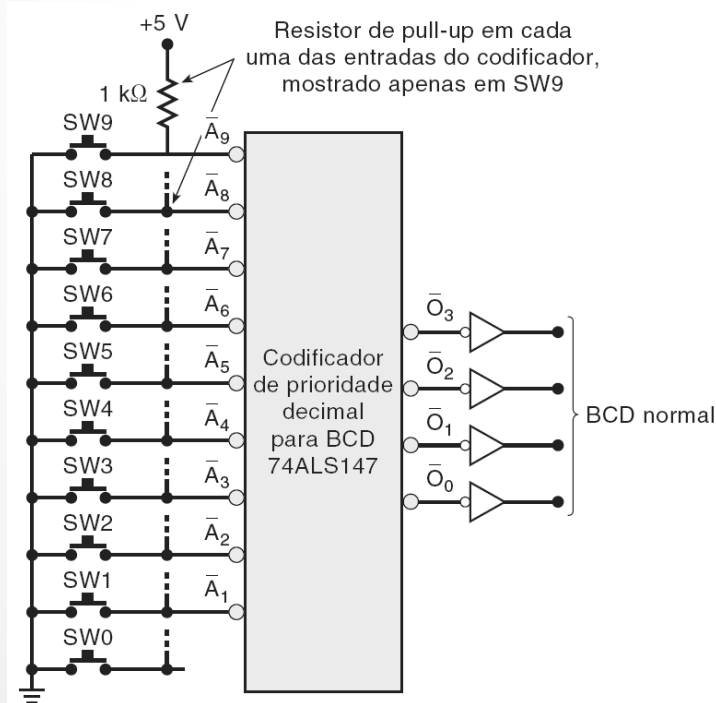
Codificador

- Codificador com Prioridade:

- 74xxx147

- Exemplo de Utilização:

- Codificador de chaves decimal para BCD



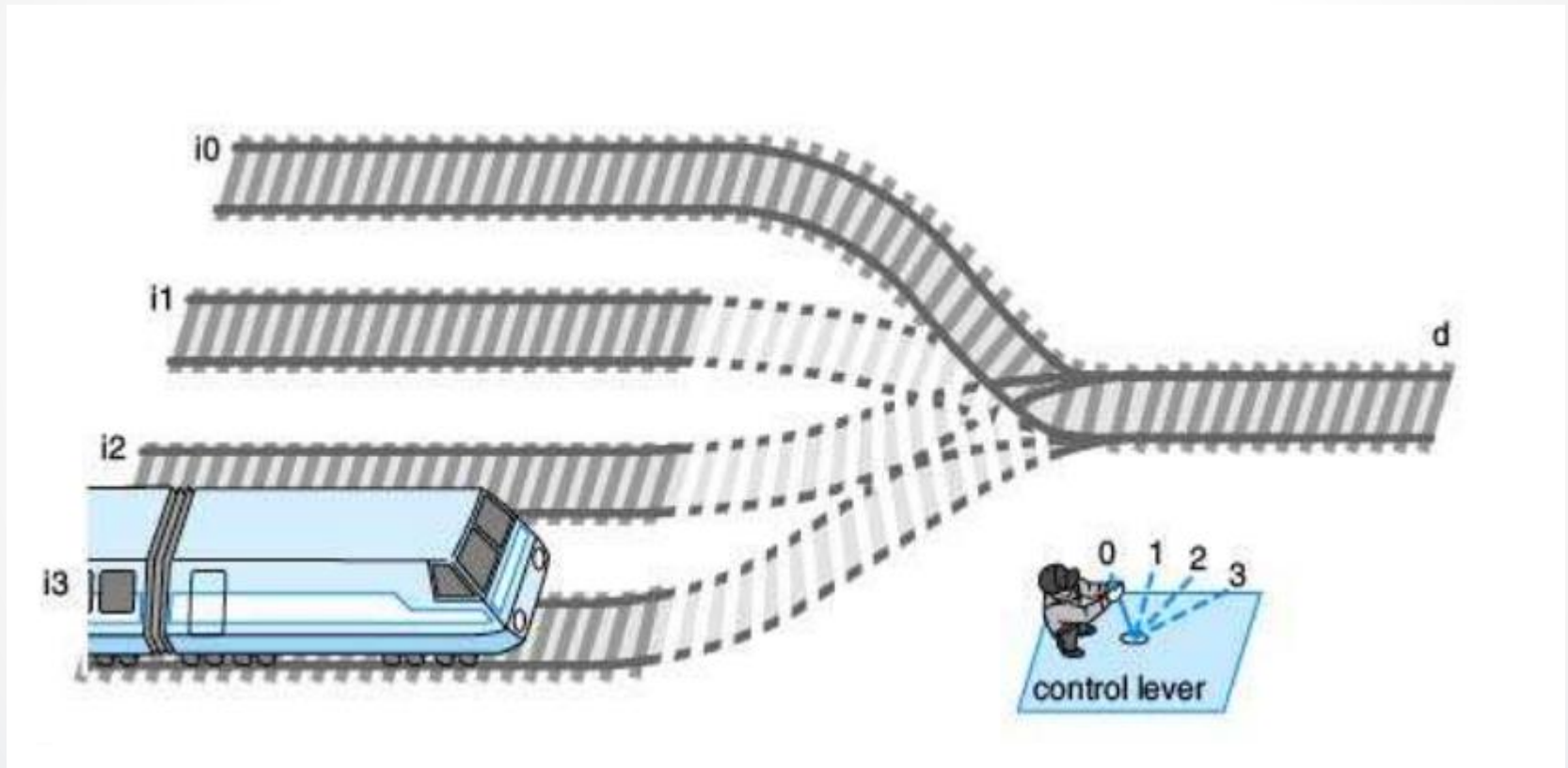
\bar{A}_1	\bar{A}_2	\bar{A}_3	\bar{A}_4	\bar{A}_5	\bar{A}_6	\bar{A}_7	\bar{A}_8	\bar{A}_9	\bar{O}_3	\bar{O}_2	\bar{O}_1	\bar{O}_0
1	1	1	1	1	1	1	1	1	1	1	1	1
X	X	X	X	X	X	X	X	0	0	1	1	0
X	X	X	X	X	X	X	0	1	0	1	1	1
X	X	X	X	X	0	1	1	1	1	0	0	0
X	X	X	X	0	1	1	1	1	1	0	0	1
X	X	X	0	1	1	1	1	1	1	0	1	0
X	X	0	1	1	1	1	1	1	1	0	1	1
X	0	1	1	1	1	1	1	1	1	1	0	0
0	1	1	1	1	1	1	1	1	1	1	0	1
									1	1	1	0

X = 0 ou 1

Multiplexador

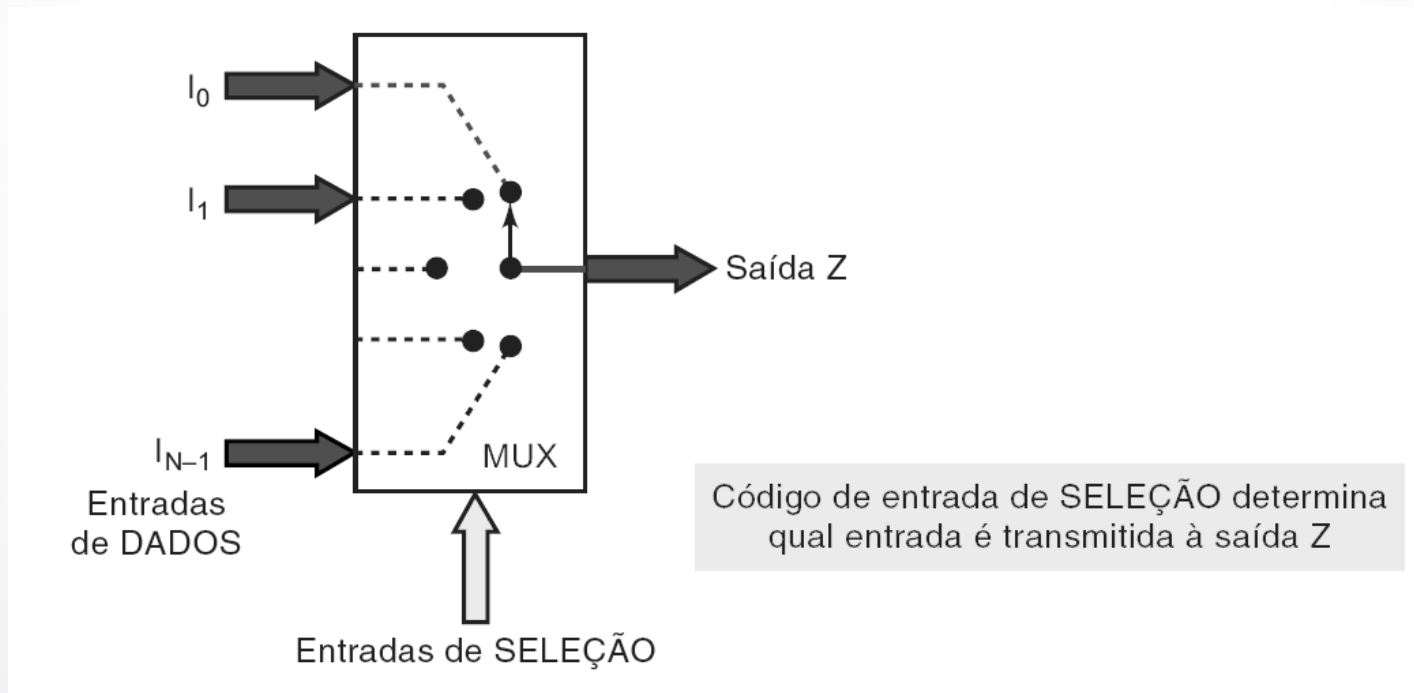
- Qual o conceito de multiplexação?

Multiplexador



Multiplexador

- Multiplexador (MUX) ou **Seletor** de dados
- Seleciona **uma de N fontes de entrada** de dados e transmite os dados selecionados para **uma única saída**.



Multiplexador

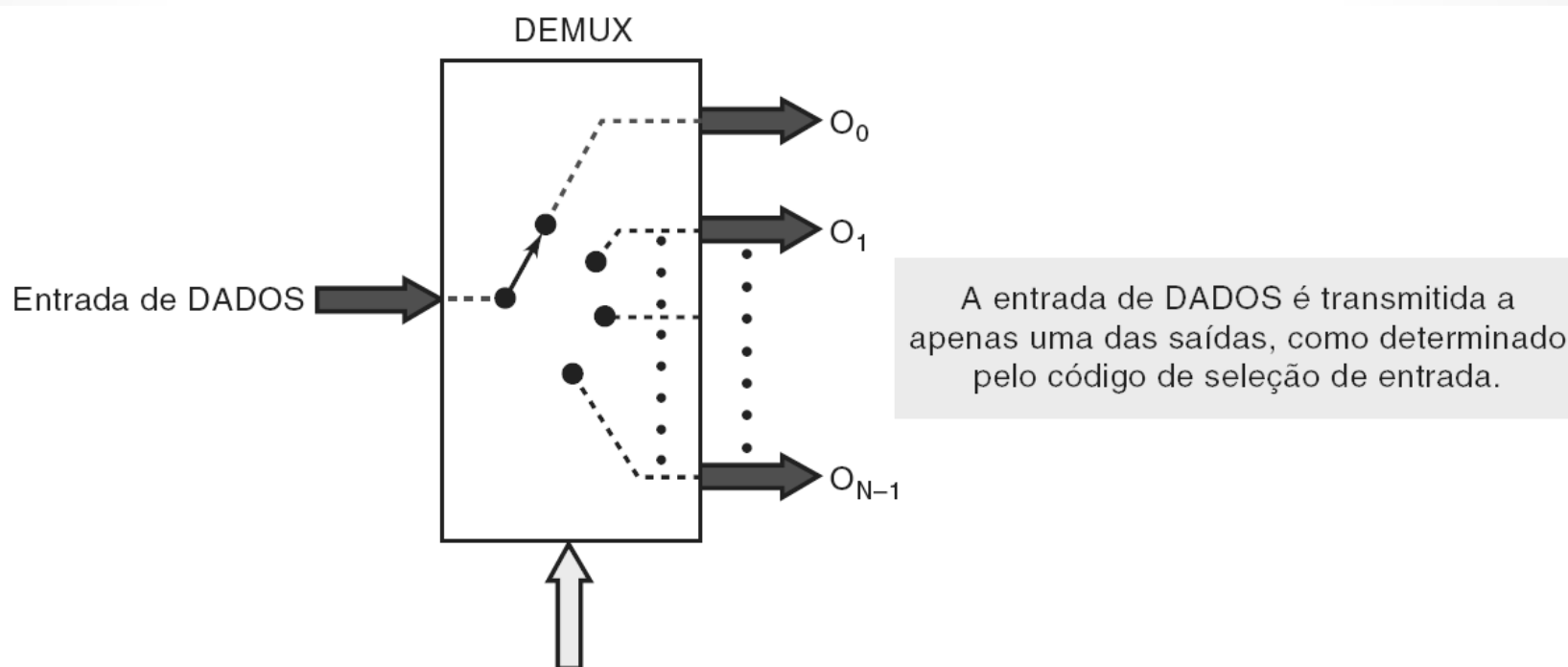
- Multiplexador de 8 entradas (74xxx151)



Entradas				Saídas	
\bar{E}	S_2	S_1	S_0	\bar{Z}	Z
H	X	X	X	H	L
L	L	L	L	\bar{I}_0	I_0
L	L	L	H	\bar{I}_1	I_1
L	L	H	L	\bar{I}_2	I_2
L	L	H	H	\bar{I}_3	I_3
L	H	L	L	\bar{I}_4	I_4
L	H	L	H	\bar{I}_5	I_5
L	H	H	L	\bar{I}_6	I_6
L	H	H	H	\bar{I}_7	I_7

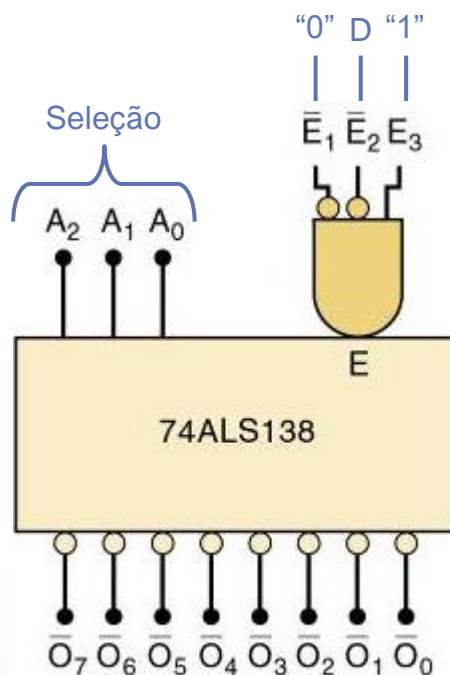
Demultiplexador

- Demultiplexador (DEMUX) ou **Distribuidor** de dados
- Recebe uma **única entrada** e a distribui para **várias saídas**
 - O código de entrada de seleção determina para qual saída os dados de entrada serão transmitidos



Demultiplexador

- 74xx138
 - Além de poder ser usado como decodificador, também pode ser usado como DEMUX.
 - O dado de entrada é o resultado $E3\overline{E2}\overline{E1}$



Circuitos Sequenciais

Latch

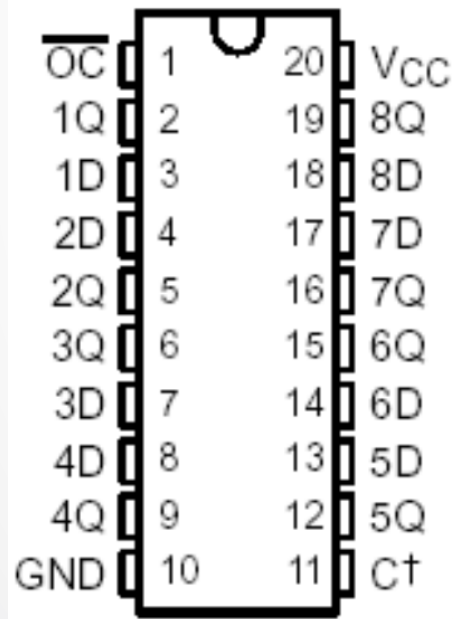
- Circuito que trabalha com os **níveis** de entrada
- Tipos de Latches:
 - Latch SR (Set/Reset)
 - **Latch D (Latch Transparente)**

Latch

- Latch D
 - 74xx373
 - Octal flip-flop D com saídas 3-*state*

EN	D	Saída
0	X	Não muda
1	0	Q=0
1	1	Q=1

X → Irrelevante

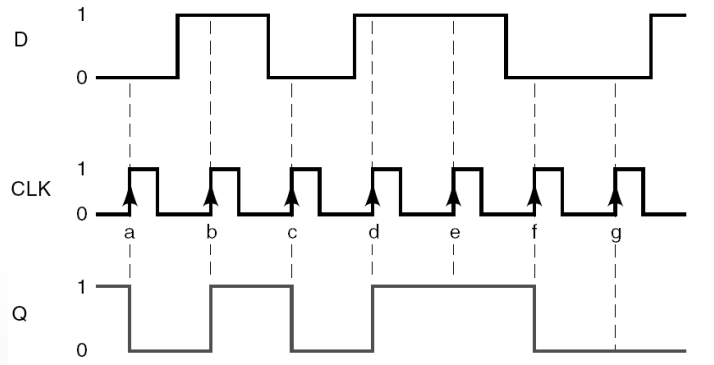
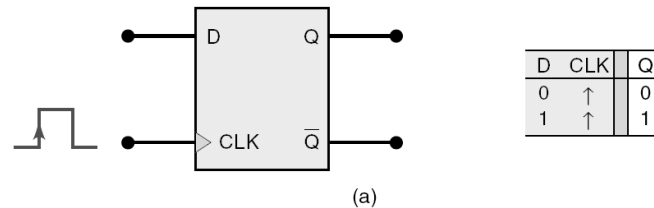


Flip-flop

- Circuito que trabalha na **borda** de um sinal de entrada
- Tipos de Flip-flops:
 - Flip-Flop SR (Set/Reset)
 - **Flip-Flop D (Data)**
 - Flip-Flop JK
 - Flip-Flop T (Toggle)

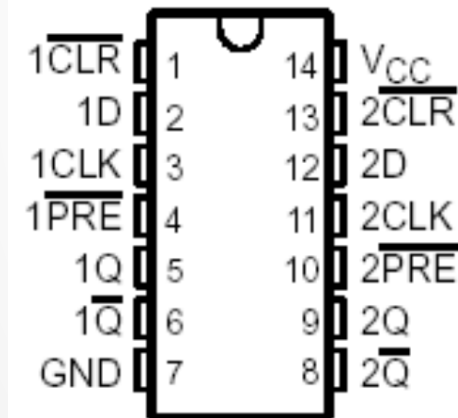
Flip-flop

- Flip-flop D
 - A saída muda para o valor da entrada na borda do clock
 - Utilizado para transferência de dados



Flip-flop

- Flip-flop D
 - 74xx74
 - PRESET e CLEAR assíncronos



INPUTS				OUTPUTS	
PRE	CLR	CLK	D	Q	Q̄
L	H	X	X	H	L
H	L	X	X	L	H
L	L	X	X	H‡	H‡
H	H	↑	H	H	L
H	H	↑	L	L	H
H	H	L	X	Q ₀	Q̄ ₀

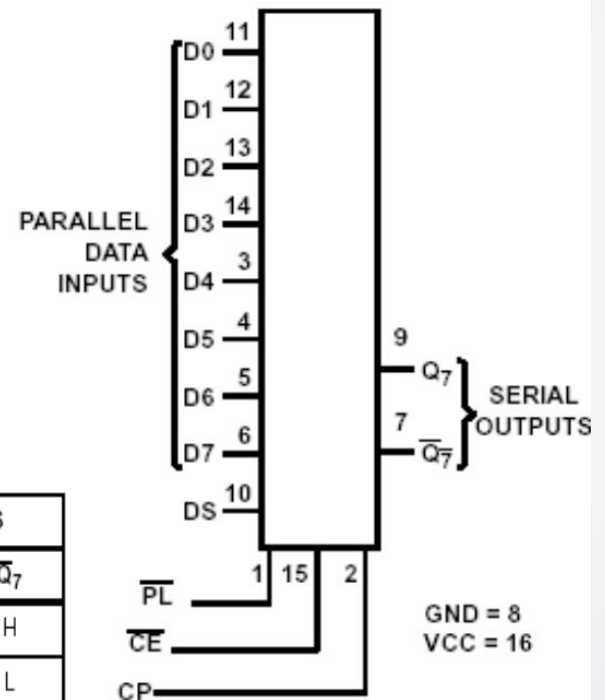
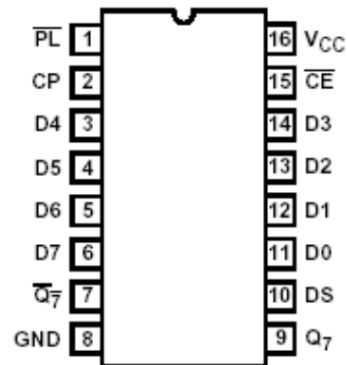
‡ This configuration is nonstable; that is, it does not persist when PRE or CLR returns to its inactive (high) level.

Registrador

- Agrupamento de flip-flops utilizado para armazenamento e transferência de dados
- Tanto a entrada como a saída podem ser em série ou paralelo

Registrador

- Registrador de deslocamento 74xx165
 - Conversor **paralelo/serial** de 8 bits

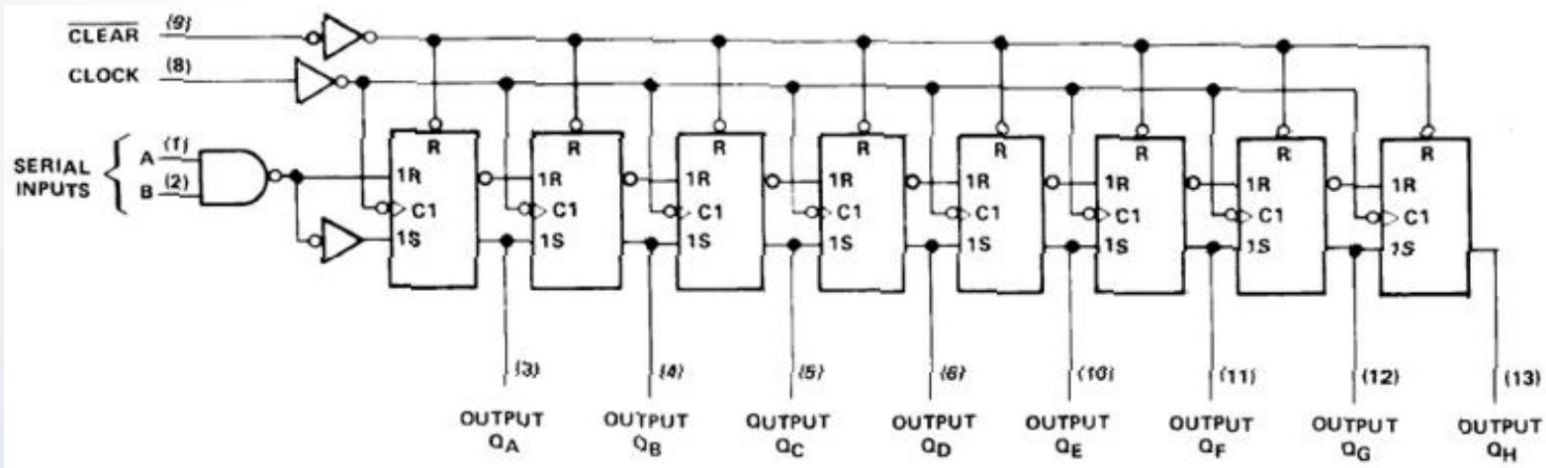
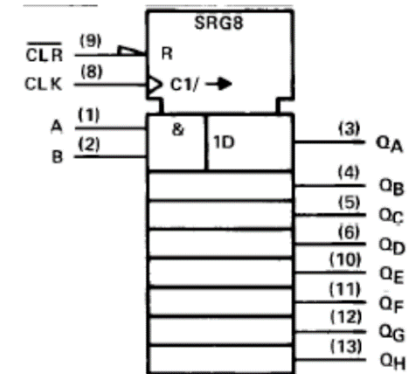


OPERATING MODE	INPUTS					Q _n REGISTER		OUTPUTS	
	PL	CE	CP	DS	D0 - D7	Q ₀	Q ₁ - Q ₆	Q ₇	Q ₇ ^{bar}
Parallel Load	L	X	X	X	L	L	L-L	L	H
	L	X	X	X	H	H	H-H	H	L
Serial Shift	H	L	↑	l	X	L	q ₀ - q ₅	q ₆	q ₆ ^{bar}
	H	L	↑	h	X	H	q ₀ - q ₅	q ₆	q ₆ ^{bar}
Hold Do Nothing	H	H	X	X	X	q ₀	q ₁ - q ₆	q ₇	q ₇ ^{bar}

Registrador

- Registrador de deslocamento 74xx164
 - Conversor **serial/paralelo** de 8 bits com clear assíncrono

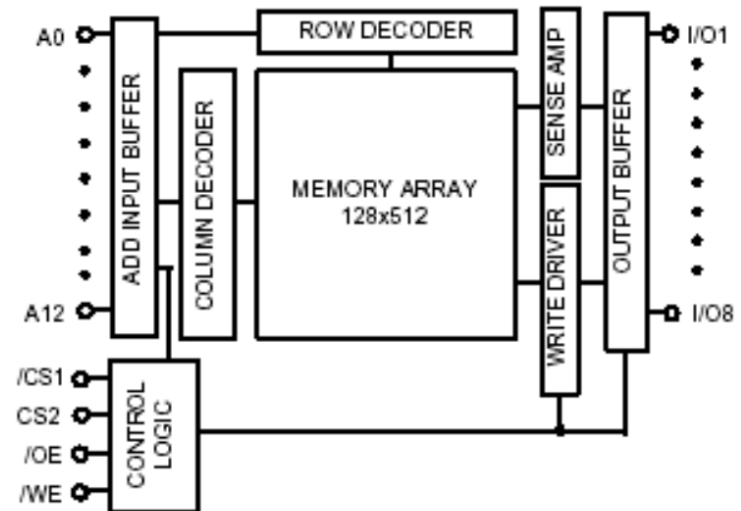
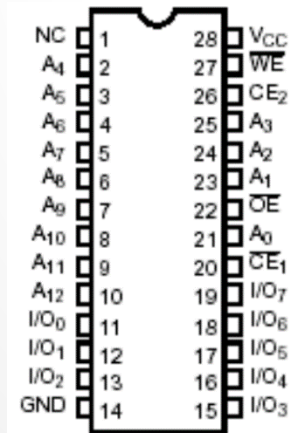
INPUTS				OUTPUTS			
CLEAR	CLOCK	A	B	Q _A	Q _B ... Q _H		
L	X	X	X	L	L	L	
H	L	X	X	Q _{A0}	Q _{B0}	Q _{H0}	
H	↑	H	H	H	Q _{An}	Q _{Gn}	
H	↑	L	X	L	Q _{An}	Q _{Gn}	
H	↑	X	L	L	Q _{An}	Q _{Gn}	



Memória

- RAM Estática 6264
 - 8k x 8 SRAM (8192 bytes)
 - Tempo de acesso: 12..150 ns

/CS1	CS2	/WE	/OE	MODE	I/O OPERATION
H	X	X	X	Standby	High-Z
X	L	X	X		High-Z
L	H	H	H	Output Disabled	High-Z
L	H	H	L	Read	Data Out
L	H	L	X	Write	Data In



Pin Name	Pin Function	Pin Name	Pin Function
/CS1	Chip Select 1	I/O1-I/O8	Data Input/Output
CS2	Chip Select 2	Vcc	Power(+5V)
/WE	Write Enable	Vss	Ground
/OE	Output Enable	NC	No Connect
	Address Inputs		

Memória

- ROM Programável 27C256
 - 32k x 8 EPROM (32768 bytes)
 - Tempos de acesso: 100..250 ns

